

Korean Patent First Publication No. 2002-69685

Applicant: LG Innotek. Co., Ltd.

Inventor: Kwan Sub Oh

Abstract

The present invention is directed to a voltage control oscillator for a digital tuner, and more particularly, to a voltage control oscillator including a low path filter, a tuning circuit and an OM IC and comprising a PLL IC outputting to the low path filter after the charge pump current value is increased and the inside register value is changed according to a control signal input from the outside and a controller outputting control signals by the PLL IC corresponding to the phase difference outputted from the PLL IC.

With the present invention with the above features, the oscillation frequency can be elevated by changing the register value of PLL IC according to the outside control changing the charge pump current value at a predetermined frequency so that the characteristic of phase noise at the 1KHz offset region can be improved.

특 2002-0069685

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
H03L 7/00

(11) 공개번호 특2002-0069685
(43) 공개일자 2002년09월05일

(21) 출원번호	10-2001-0010003
(22) 출원일자	2001년 02월 27일
(71) 출원인	엘지이노텍 주식회사
(72) 발명자	서울 강남구 역삼동 736-1번지 오관섭
(74) 대리인	광주광역시 남구 월산5동 1003-55번지 김영철

심사결과 : 있음

(54) 디지털 튜너용 전압제어발진기

요약

본 발명은 디지털 튜너용 전압제어발진기에 관한 것으로, 더욱 상세하게는 로우 패스 필터와, 동조 회로와 OM IC를 포함하는 전압제어발진기에 있어서, 외부로부터 입력되는 제어 신호에 따라 내부 레지스터값을 변경하고 차지 펌프 전류값을 증가시켜 상기 로우 패스 필터로 출력하는 PLL IC와, 상기 PLL IC로부터 출력되는 위상차에 따라 이에 대응하여 상기 PLL IC로 제어 신호를 출력하는 제어부를 포함하는 것을 특징으로 한다.

따라서 상기와 같이 구성된 본 발명에 따르면 외부의 제어에 따라 PLL IC의 레지스터값을 바꾸어 차지 펌프 전류값을 특정 주파수에서 변경하여 발진 주파수가 높아지도록 함으로써 1KHz 오프셋 지점에서의 페이즈 노이즈 특성을 개선하도록 하는데 있다.

도면도

도 2

색인어

전압제어발진기, PLL IC, 차지 펌프 전류, 컷오프, 가변

명세서

도면의 간단한 설명

도 1은 종래의 전압제어발진기의 구성을 나타낸 블록도

도 2는 본 발명에 따른 디지털 튜너용 전압제어발진기의 구성을 나타낸 블록도

<도면중 주요부분에 대한 부호의 설명>

2 : 로우 패스 필터 3 : 동조 회로

4 : OM IC 110 : PLL IC

120 : CPU

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 전압제어발진기에 관한 것으로, 더욱 상세하게는 시스템의 CPU의 제어에 PLL IC의 레지스터값을 가변시켜 PLL IC에서 로우 패스 필터로 인가되는 차지 펌프 전류값을 변화시킴으로써 페이즈(Phase) 노이즈 특성을 완화시키도록 하는 디지털 튜너용 전압제어발진기에 관한 것이다.

일반적으로 종래의 전압제어발진기는 도 1에 도시된 바와 같이 PLL IC(1)와, 로우 패스 필터(2)와, 동조 회로(3)와, OM IC(4)로 구성된다.

PLL IC(1)는 위상차를 비교하여 위상 차가 57-651MHz 사이인 경우에는 280 μ A의 차지 펌프(Charge Pump) 전류를 출력하고, 653-860MHz 사이인 경우에는 600 μ A의 차지 펌프 전류를 출력한다. 여기에서 PLL IC(1)

는 구형파 형태의 전류값을 출력한다.

로우 패스 필터(2)는 PLL IC(1)로부터 출력되는 차지 펄스 전류를 평활하여 직류 전압으로 출력한다. 여기에서 로우 패스 필터(2)의 시정수값은 고정되어 있다.

동조 회로(3)는 로우 패스 필터(2)로부터 출력되는 전압에 따라 내부의 벡터 다이오드(도시 생략)의 커패시터값이 변경되어 공진값이 변경된다.

OM IC(Oscillator Mixer Integrated Circuit)(4)는 동조 회로(3)로부터 인가되는 발진 전압에 따라 발진 주파수를 혼합하여 증폭하는 소자로 발진 및 믹서를 내장하여 구성된다.

이러한 종래의 전압제어발진기의 동작을 살펴보면, PLL IC(1)에서 위상을 비교하여 위상차에 따라 차지 펄스 전류를 가변시키면서 출력하면 로우 패스 필터(2)의 컷오프 시점이 가변되고, 로우 패스 필터(2)에서 차지 펄스 전류에 대응되는 직류 전압이 출력되며, 이는 동조 회로(3)의 공진값 즉 발진 전압을 변경시킨다. 그러면 OM IC(4)는 동조 회로(3)의 발진 전압에 따라 발진 주파수를 혼합하여 출력한다.

발명이 이루고자 하는 기술적 과제

그러나 이러한 종래의 전압제어발진기는 PLL IC의 차지 펄스 전류값이 280 μ A, 600 μ A로 고정되어 있다. 그러기 때문에 튜너의 가변 범위가 넓어 높은 주파수로 선국해가면 1KHz 오프셋 지점의 루프 밴드폭이 좁아지면서 페이즈 노이즈(Phase Noise)특성이 저하되는 문제점이 있다.

따라서 본 발명의 목적은 상기와 같은 문제점을 해결하기 위한 것으로, 외부의 제어에 따라 PLL IC의 레지스터값을 바꾸어 차지 펄스 전류값을 특정 주파수에서 변경하여 발진 주파수가 높아지도록 함으로써 1KHz 오프셋 지점에서의 페이즈 노이즈 특성을 개선하도록 하는데 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명의 특징은;

로우 패스 필터와, 동조 회로와 OM IC를 포함하는 전압제어발진기에 있어서,

외부로부터 입력되는 제어 신호에 따라 내부 레지스터값을 변경하고 차지 펄스 전류값을 증가시켜 상기 로우 패스 필터로 출력하는 PLL IC와,

상기 PLL IC로부터 출력되는 위상차에 따라 이에 대응하여 상기 PLL IC로 제어 신호를 출력하는 제어부를 포함하는 것을 특징으로 한다.

여기에서 상기 제어부는 시스템의 CPU이다.

이하, 본 발명에 의한 디지털 튜너용 전압제어발진기의 구성을 도 2를 참조하여 상세하게 설명하기로 한다. 도 2에 있어서 도 1에 나타난 전압제어발진기와 동일 부분에 대해서는 도 1과 동일한 부호를 부여하여 그에 대한 설명을 생략한다.

도 2를 참조하면, 본 발명에 따른 전압제어발진기(100)는 PLL IC(110)와, CPU(120)와, 로우 패스 필터(2)와, 동조 회로(3)와, OM IC(4)로 구성된다.

PLL IC(110)는 CPU(120)로부터 입력되는 제어 신호에 따라 내부 레지스터값을 변경시켜 차지 펄스 전류값을 가변시켜 로우 패스 필터(2)로 출력한다. 여기에서 PLL IC(110)는 5바이트로 구성되며, 각 바이트의 1비트에서 4비트까지가 레지스터값이다.

CPU(120)는 시스템을 전반적으로 제어하며, 특히 PLL IC(110)로부터 출력되는 위상차에 따라 이에 대응하여 PLL IC(110)로 제어 신호를 출력한다. 여기에서 로우 패스 필터(2)는 PLL IC(110)로부터 출력되는 전류의 크기에 따라 시정수가 변환되어 출력되는 직류 전압의 크기가 가변된다.

이하 본 발명에 따른 디지털 튜너용 전압제어발진기의 동작을 도 2를 참조하여 상세하게 설명하면 다음과 같다.

CPU(120)는 PLL IC(110)에서 검출된 위상차에 따라 이에 대응하여 PLL IC(110)의 레지스터값을 변경시키는 제어 신호를 출력한다. 즉, 위상차가 큰 경우에는 큰 차지 펄스 전류가 출력되도록 하고, 위상차가 적은 경우에는 작은 차지 펄스 전류가 출력되도록 한다.

그러면 PLL IC(110)는 레지스터값에 따라 차지 펄스 전류값을 가변시켜 로우 패스 필터(2)로 출력하고, 로우 패스 필터(2)는 차지 펄스 전류값에 따라 컷오프 시점이 변경되면서 PLL IC(110)로부터 출력되는 차지 펄스 전류에 대응되는 직류 전압을 출력한다. 이로 인해 동조 회로(3)의 발진 전압이 가변되고, OM IC(4)는 발진 전압에 따라 발진 주파수를 혼합하여 출력한다.

따라서 위상차에 실질적으로 대응하는 차지 펄스 전류값을 로우 패스 필터로 출력함으로써 로우 패스 필터의 컷오프시점이 가변되어 주파수가 높아지면서 발생하는 페이즈 노이즈 특성을 완화시킨다.

발명의 효과

이상에서 설명한 바와 같이 본 발명에 따른 디지털 튜너용 전압제어발진기에 의하면, 외부의 제어에 따라 PLL IC의 레지스터값을 바꾸어 차지 펄스 전류값을 특정 주파수에서 변경하여 발진 주파수가 높아지도록 함으로써 1KHz 오프셋 지점에서의 페이즈 노이즈 특성을 개선할 수 있다.

(57) 청구의 범위

청구항 1

로우 패스 필터와, 동조 회로 및 OM IC를 포함하는 전압제어발진기에 있어서,

외부로부터 입력되는 제어 신호에 따라 내부 레지스터값을 변경하고 차지 펌프 전류값을 증가시켜 상기 로우 패스 필터로 출력하는 PLL IC와,

상기 PLL IC로부터 출력되는 위상차에 따라 이에 대응하여 상기 PLL IC로 제어 신호를 출력하는 제어부를 포함하는 것을 특징으로 하는 디지털 튜너용 전압제어발진기.

청구항 2

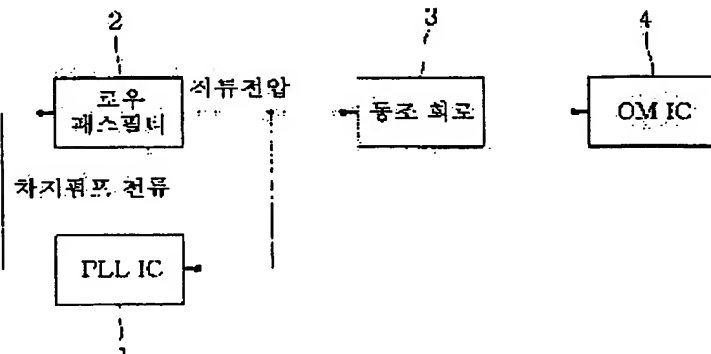
제 1 항에 있어서,

상기 제어부는,

시스템의 CPU인 것을 특징으로 하는 디지털 튜너용 전압제어발진기.

도면

도면1



도면2

